

Electrofotónica: generando y manipulando luz y electricidad en un microchip.

Electrophotonics: generating and manipulating light and electricity on a microchip.

Denise Estrada Wiese* (1).
Instituto Nacional de Astrofísica, Óptica y Electrónica.
denise.estrada@inaoep.mx.

Jomahi Enrique Zamudio Interian (2). Instituto Nacional de Astrofísica, Óptica y Electrónica,
enrique.zamudio@inaoe.mx.

Alfredo A. González Fernández (3). Instituto Nacional de Astrofísica, Óptica y Electrónica, aaglz@inaoep.mx.

*corresponding author.

Artículo recibido en septiembre 12, 2024; aceptado en septiembre 30, 2024.

Resumen.

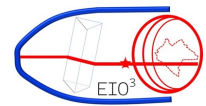
La electrofotónica (Ef), un área emergente que combina las ventajas de la microelectrónica y la fotónica integrada para generar, detectar y manipular fotones y electrones simultáneamente, ha permitido el desarrollo de dispositivos innovadores en un microchip de silicio que superen las deficiencias de los circuitos integrados convencionales. En este trabajo se aborda el desarrollo de un sistema Ef integrado formado por tres componentes principales: una fuente de luz basada en óxido de silicio rico en silicio (SRO), una guía de onda y un fotodetector; todos integrados monolíticamente en un microchip de Si. Se discuten los desafíos asociados, como la alta demanda de voltaje para la emisión de luz y la necesidad de reducir los costos de algunos procesos de fabricación del sistema Ef, en particular del recubrimiento de la guía de onda. Las soluciones que se presentan para abordar dichos retos destacan los avances recientes en la tecnología Ef proponiendo enfoques para optimizar su fabricación y rendimiento.

Palabras claves: Fotónica integrada, fuentes de luz monolíticas, guías de onda integradas microelectrónica, silicio.

Abstract.

Electrophotonics (Ef), an emerging field that combines the advantages of microelectronics and integrated photonics to simultaneously generate, detect, and manipulate photons and electrons, has enabled the development of innovative devices on a silicon microchip to overcome the deficiencies of conventional integrated circuits. This paper addresses the development of an integrated Ef system composed of three main components: a light source based on silicon-rich silicon oxide (SRO), a waveguide, and a photodetector, all monolithically integrated into a silicon microchip. The associated challenges are discussed, such as the high voltage demand for light emission and the need for cost reduction of certain manufacturing processes of the Ef system, particularly the waveguide cladding. The proposed solutions to these challenges highlight recent advancements in Ef technology and suggest approaches to optimize its fabrication and performance.

Keywords: Integrated photonics, integrated waveguides, microelectronics, monolithic light sources, silicon.



1. Introducción.

Los avances en la tecnología y el desarrollo de microchips, también llamados circuitos integrados, han llevado al progreso de innumerables aplicaciones para cubrir las necesidades crecientes de la sociedad actual. Desde los elementos más básicos de la microelectrónica, como los transistores, hasta sistemas más complejos, como las supercomputadoras, todos están regidos por los estándares de la tecnología CMOS (Semiconductor Complementario de Óxido Metálico) basada en uno de los materiales más abundantes de la Tierra, el silicio (Si). Actualmente, la evolución de la industria de los chips semiconductores se enfrenta a desafíos significativos como las limitaciones físicas en la miniaturización de los transistores y la demanda del aumento de densidad de estos en los circuitos integrados (Zhu et al., 2023). Algunos de estos problemas pueden ser abordados reemplazando el uso de electrones por fotones en los dispositivos abriendo así oportunidades para el campo de la fotónica integrada. Esta presenta notables ventajas como una mayor velocidad de transmisión de datos, menor pérdida de señal y mayor ancho de banda proveyendo diferentes funcionalidades a las de su contraparte electrónica. Sin embargo, la falta de compatibilidad con la tecnología CMOS existente y las dificultades para integrar todos los componentes en los circuitos fotónicos exhiben retos que llevan a la necesidad de desarrollar nuevas aproximaciones. Es así, que surge la Electrofotónica (Ef) como una solución que pretende aprovechar las ventajas de la electrónica y la fotónica integrada, combinando elementos de ambas áreas en un mismo chip de Si (Tang et al., 2023)(González-Fernández et al., 2016). Los sistemas o circuitos Ef se caracterizan por su carácter monolítico, i.e. todos sus elementos son integrados en un mismo sustrato de Si y fabricados mediante técnicas compatibles con CMOS, sin la necesidad de acoplar elementos fabricados por separado. Un sistema Ef básico se conforma por una fuente de luz, una guía de onda y un fotodetector, como se muestra en el esquema de la **Fig. 1**. Aquí, al aplicar un voltaje a la fuente de luz, por efecto de electroluminiscencia el material activo al ser excitado emite luz. Esta luz viaja a través de la guía de onda hasta ser transmitida hacia un fotodetector que transforma la luz en una corriente eléctrica. Al poner en contacto la superficie de la guía de onda con algún analito es posible utilizar este sistema Ef como un sensor, ya que la presencia del analito modifica la propagación de la luz desde la guía de onda hasta el fotodetector, cambiando en consecuencia la intensidad de la fotocorriente resultante. De esta manera es posible aprovechar las propiedades de la luz para generar, transmitir y detectar señales ofreciendo la oportunidad de realizar mediciones rápidas y no invasivas en tiempo real con dispositivos miniaturizados.

En nuestro grupo de investigación se ha desarrollado y fabricado ya un sistema Ef completo en un mismo chip de Si, compatible con la tecnología CMOS y se ha demostrado su aplicación como un sensor de índice de refracción y como detector de biomoléculas(González-Fernández et al., 2019)(Pérez-Díaz et al., 2023). Para lograrlo fue necesario superar una de las principales barreras para la fotónica en silicio: la carencia de un dispositivo emisor de luz basado en este elemento, dado su carácter de semiconductor de banda indirecta. Así, hemos creado una fuente de luz monolíticamente integrable basada en un material con nanoestructuras que presentan fenómenos cuánticos que resultan en emisión de luz. Este material se conoce como óxido de silicio rico en silicio (SRO por sus siglas en inglés) (González-Fernández et al., 2021). Para transmitir la luz, el emisor se acopla a una guía de onda formada por un núcleo de nitruro de silicio (Si_3N_4) y un recubrimiento de óxido de silicio (SiO_2), que a su vez conduce la radiación (luz) a un fotodetector, que consiste en un fotodiodo de unión pn, todo integrado en un mismo sustrato de Si. Sin embargo, a pesar de haber fabricado con éxito un sistema Ef todavía hay retos importantes que enfrentar. Uno de ellos tiene que ver con la fuente de luz, a la que se necesita aplicar altos valores de voltaje para lograr la emisión de luz, aumentando así los requerimientos energéticos del sistema. Para solventar esto se ha optado por diversas estrategias que incluyen: a) el uso de sustratos de Si texturizados para ayudar a promover la inducción de cargas en el material activo, el SRO (Pérez-Díaz et al., 2022) (Alarcón-Salazar et al., 2018); y b) el intercalado de capas de SRO con diferentes propiedades eléctricas y emisivas(Alarcón-Salazar et al., 2017). Actualmente estamos trabajando en aprovechar la combinación de ambas aproximaciones para reducir los voltajes necesarios para operar las fuentes de luz integradas y aquí se presentarán algunos de los resultados obtenidos hasta ahora.

Otro de los desafíos en los que se trabaja actualmente está enfocado en reducir costos y simplificar la fabricación del dispositivo Ef; en específico, del recubrimiento inferior de SiO_2 de la guía de onda. Para asegurar una comunicación eficiente entre los componentes del sistema Ef es fundamental lograr una integración en el mismo plano de la fuente y el núcleo de la guía, como mostrado en la **Fig. 2**. Por esta razón, el recubrimiento inferior de SiO_2 debe estar enterrado en el sustrato implicando la creación de una cavidad en el Si, la cual se rellena posteriormente con SiO_2 . Esto que suena tan simple representa un gran desafío tecnológico, ya que los métodos de fabricación comúnmente utilizados

pueden alterar la topografía del recubrimiento inferior, presentando desniveles, y afectando la transmisión de luz a través de toda la guía de onda causando pérdidas que, en consecuencia, perjudican el rendimiento del sistema Ef (ver Fig. 2).

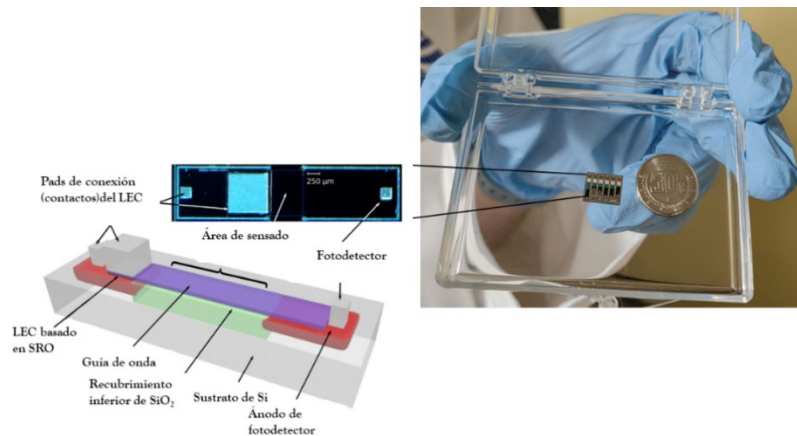


Figura 1. Esquema y fotografía de un sistema electrofotónico que ya se ha fabricado y demostrado su uso como sensor (González-Fernández et al., 2019).

Habitualmente se usan procesos de planarización costosos, como el pulido químico-mecánico, para eliminar los desniveles e imperfecciones generadas en la superficie del SiO_2 . Nosotros proponemos una metodología de planarización más sencilla, más económica y de fácil implementación en cualquier laboratorio de microelectrónica. Este consiste en un pulido mecánico fino (PM) que se logra mediante la interacción de tres elementos: una máquina pulidora, una almohadilla de pulido y una lechada de pulido (Interian, 2024). Los resultados que hemos alcanzado revelan la viabilidad de utilizar la metodología propuesta para obtener superficies planas en el recubrimiento inferior de una guía de onda integrada, estableciendo así una ruta simplificada para la subsecuente fabricación de la guía de onda y el sistema Ef completo.

Para lograr la producción de los sistemas Ef en un microchip son necesarios diversos procesos de microfabricación, mismos que se llevan a cabo en laboratorios especiales llamados “salas limpias”. En estos laboratorios se someten a los sustratos de Si, en forma de obleas, a diferentes procesos como el depósito de materiales, la fotolitografía para definir patrones, el grabado para remover material no deseado, la implantación de iones y procesos de dopado para modificar las propiedades eléctricas del Si u otros materiales. Después de una larga serie de procesos específicos siguiendo una estrategia de integración como la descrita en (González-Fernández et al., 2016) se logra la fabricación de un circuito Ef completo en un chip de Si. No obstante, para implementar los diferentes enfoques de mejora de los componentes individuales del sistema Ef, se fabrican y estudian por separado cada uno ellos, aunque el trabajo realizado tiene siempre en la mira el objetivo global de integrar todos los elementos optimizados en un sistema Ef completo. En este trabajo, presentamos los últimos avances en estos dos aspectos fundamentales de la fabricación de sistemas Ef integrados: la creación de emisores de luz que requieran menores voltajes para su funcionamiento, y la planarización del recubrimiento inferior de las guías de onda que permitan una mejor inserción y transmisión de la luz.

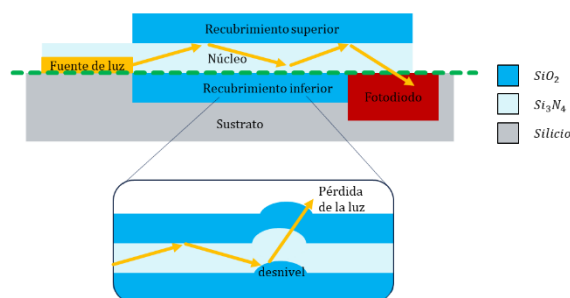
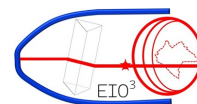


Figura 2. Esquema de la guía de onda en el sistema Ef conformada por un núcleo de Si_3N_4 y un recubrimiento superior e inferior de SiO_2 . En el diagrama inferior se muestra como un desnivel en la superficie del recubrimiento inferior puede causar pérdidas de la luz en el sistema Ef, mostrando la necesidad de planarizar la superficie para lograr una eficiente transmisión de la luz.

2. Fuentes de luz integrables.

2.1 Métodos.

La estructura de la fuente de luz integrable en un sistema Ef tiene la forma de un Capacitor Emisor de Luz (LEC, por sus siglas en inglés), donde una o múltiples capas de SRO son fabricadas sobre un sustrato de Si. Este material puede ser obtenido mediante depósito químico en fase vapor a baja presión (LPCVD), y requiere un tratamiento térmico para lograr la formación de nanopartículas de Si en el SRO. La presencia de estas nanopartículas en el material induce centros radiativos responsables de la emisión de luz en un dispositivo LEC cuando una corriente pasa a través del SRO. Es posible fabricar capas de SRO con diferentes características en un mismo proceso de LPCVD al cambiar la relación entre gases precursores (óxido nítrico y silano), obteniendo, por ejemplo, capas con una mayor concentración de exceso de Si, lo que resulta en una mayor conductividad eléctrica en comparación con capas de SRO que tengan un menor exceso de Si. Las de comparativamente menor exceso, sin embargo, suelen presentar propiedades emisivas mayores. Entonces, al alternar capas de SRO con diferentes propiedades se pueden aprovechar determinadas características (mayor emisión, o mayor conductividad), para obtener una estructura total del LEC que balancee estas (Alarcón-Salazar et al., 2017).

En la **Fig. 3** se muestra un esquema del LEC completo donde en el reverso del sustrato de Si y sobre el SRO se deposita una capa de Aluminio (Al) como contactos posterior y superior respectivamente. Al aplicar un voltaje entre los contactos los portadores de carga son transportados a través del SRO, donde excitan a su paso diversos centros radiativos promoviendo la emisión de luz en el material. A este fenómeno se le llama electroluminiscencia (EL). Una estrategia que exploramos para obtener EL a menores voltajes es el texturizado de la superficie del sustrato. Si mediante este proceso se generan estructuras relativamente afiladas en dicha superficie, y se usa una polarización adecuada, es posible aprovechar la acumulación del campo eléctrico en los picos de Si para lograr una mejor inyección de portadores hacia el SRO y obtener así más emisión de luz a menores voltajes. El texturizado del sustrato de Si se puede obtener mediante diversas técnicas como el grabado por iones reactivos (RIE) o el grabado químico asistido por metal (MACE) (Pérez-Díaz et al., 2022).

2.2 Respuesta electro-óptica de los LECs.

La emisión EL en los LECs surge cuando se polariza positivamente el dispositivo con respecto al sustrato de Si (si es tipo p) induciendo una corriente eléctrica desde el sustrato hacia el SRO donde son excitados diversos centros radiativos. Estos se refieren a sitios en la estructura del SRO (defectos, impurezas o inclusiones) donde se facilita la recombinación de electrones y huecos, produciendo así la emisión de luz. Con el flujo de una corriente a través del SRO los electrones son excitados a niveles de energía permitidos más altos introducidos por los centros radiativos. Estos electrones luego regresan a sus estados de energía base, y durante este proceso, liberan la diferencia de energía en forma de fotones, que corresponde a luz visible que podemos observar al encender un LEC con una compuerta de

poli Si semi-transparente, como el mostrado en la **Fig. 4**. Dependiendo de la energía que tengan estos fotones es que podemos ver como emiten los LECs de un color u otro. De hecho, en un material como el SRO, donde los centros radiativos son diversos y de diferente naturaleza, es posible que haya emisión de varios colores simultáneamente, abarcando desde el azul hasta el infrarojo cercano.

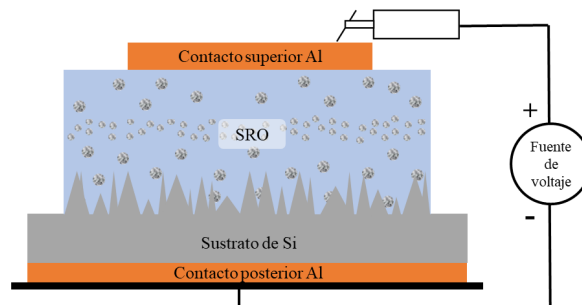
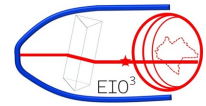


Figura 3. Esquema transversal del capacitor emisor de luz (LEC) formado por una o múltiples capas de SRO sobre un sustrato de Si texturizado. En los extremos superior y posterior se depositan contactos de Aluminio.

Si se mide la intensidad de la luz emitida de cada color (o bien, cada longitud de onda) se pueden obtener espectros de emisión EL como los mostrados en la **Fig. 4**. Aquí, se pueden apreciar tres LECs fabricados con SRO de diferentes características y se muestran como varían sus espectros de EL, mostrando la influencia del contenido de exceso de Si en el SRO en el color de la emisión. En la misma **Fig. 4** también están representados espectros de emisión de fotoluminiscencia (PL) (mismos símbolos y colores, pero más tenues). Este efecto es similar al de EL, con la diferencia de que los centros radiativos son excitados con luz de alta energía (ultravioleta normalmente), en vez de una corriente eléctrica. Los espectros de PL sirven para entender la naturaleza de la emisión, i.e. identificar cuales centros radiativos son excitados para lograr la emisión de luz de una o varias longitudes de onda específicas y se utilizan comúnmente como un método de caracterización de materiales fotoluminiscentes. La luz que se puede observar y medir cuando se hace EL debe pasar por la compuerta semitransparente que permite la excitación eléctrica. Esta influye, a través de su transmitancia, en los espectros que puede apreciar el observador. Sin embargo, se ha encontrado en trabajos previos que las emisiones EL y PL en el SRO son muy similares en su origen, ya que se atribuyen a la excitación de los mismos centros radiativos (Gonzalez-Fernandez et al., 2013).

Como ya se mencionó antes, el principal problema al que nos enfrentamos con los LECs son los altos voltajes que ocupan para emitir luz. Una manera equivalente de representar el voltaje aplicado (V_a) a un material de espesor d es mediante la medida del campo eléctrico ($E = V_a/d$). Históricamente, los primeros LECs que se lograron fabricar requerían de valores alrededor de 10 MV/cm para emitir luz (Fernández et al., 2010). Posteriormente, se implementó la estrategia de incorporar capas alternantes de SRO con diferentes concentraciones de Si para mejorar las propiedades conductivas y emisivas de los LECs con lo que se logró disminuir los valores del campo eléctrico aplicado a un rango de 3 MV/cm a 9 MV/cm (Alarcón-Salazar et al., 2017). Otra aproximación que se exploró para mejorar la inyección de portadores hacia el SRO consistió en utilizar sustratos de Si texturizados, con la cual se necesitaron sólo magnitudes entre 3 MV/cm y 7 MV/cm en comparación de los 6 MV/cm a 8.5 MV/cm requeridos con sustratos lisos (González-Fernández et al., 2021) (Alarcón-Salazar et al., 2018). A pesar de lograr una disminución considerable en el campo eléctrico aplicado a los LECs los requerimientos de energía para operarlos siguen siendo altas. Por ello hemos desarrollado un enfoque que combina el uso de multicapas de SRO y de los sustratos texturizados, siguiendo una configuración como la mostrada en la **Fig. 3**. Las primeras pruebas no tuvieron la respuesta esperada, ya que se encontró que el arreglo de las multicapas de SRO no era el idóneo para cubrir adecuadamente los picos de Si en el sustrato y lograr una mejor inyección de portadores hacia las capas de SRO más emisivas. Sin embargo, recientemente, hemos logrado una mejora significativa en esta dirección al asegurar una total cobertura de los picos de Si con la primera capa de SRO de mayor emisión; seguida de una capa de SRO de mayor conductividad y repitiendo la estructura para obtener un total de cuatro capas de SRO alternantes. Para conseguir esto fue necesario estudiar la rugosidad de los sustratos texturizados mediante Microscopía de Fuerza Atómica (AFM) y encontramos que los LECs fabricados con sustratos que presentaban mayor rugosidad tenían un porcentaje de reducción de voltaje de operación del 70% con respecto a



dispositivos fabricados sobre sustratos lisos. Esto implica que los valores de campo eléctrico necesarios para emitir luz en estos nuevos LECs son de solamente 2.1 MV/cm acercándonos cada vez más hacia dispositivos emisores de luz integrables con requerimientos bajos de energía expandiendo así las posibles aplicaciones de los LECs.

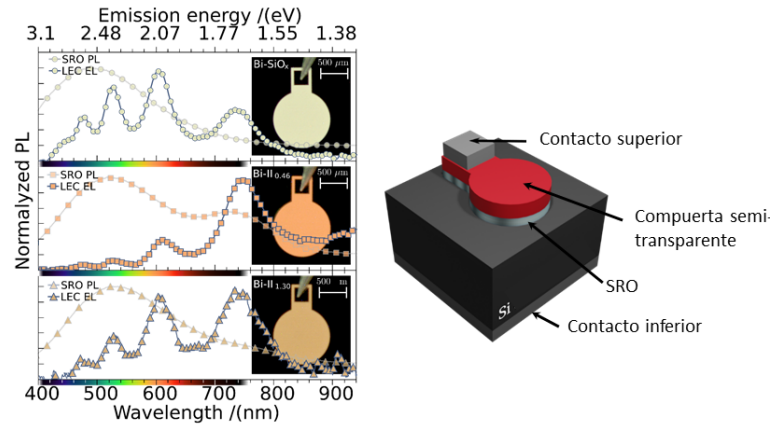


Figura 4. Emisión de luz de LECs de diferentes SRO mostrando las compuertas iluminadas en distintos colores y los espectros de PL de SRO respectivos. A la derecha está esquematizado la estructura y forma de un LEC básico.

3. Planarización de recubrimiento inferior de la guía de onda.

3.1 Métodos.

Para estudiar la planarización del recubrimiento inferior de una guía de onda integrable en un sistema Ef se fabricaron primero cavidades en el sustrato de Si y se rellenaron con SiO_2 . Este proceso (ver **Fig. 5**) comienza con el depósito de una capa de Si_3N_4 donde se definen ventanas con litografía para el subsecuente grabado de Si utilizando KOH. Después, la cavidad es parcialmente llenada mediante un crecimiento de SiO_2 térmico y se termina de llenar mediante el depósito de SiO_2 por la técnica de depósito químico en fase vapor a presión atmosférica (APCVD). Esta combinación de técnicas para el llenado de la cavidad se utiliza para subsanar los problemas que surgen al usar únicamente los métodos individuales; por ejemplo, la aparición del conocido efecto llamado “pico de pájaro” en el crecimiento térmico (Campbell, 2008) o la formación de grietas en el depósito por APCVD de películas de espesores mayores a 1 μm .

Posterior al llenado de la cavidad se desarrolló una metodología de planarización. Con esta se busca pulir mecánicamente la superficie para lograr finalmente un recubrimiento inferior de una guía de onda sin desniveles, de modo que sea más eficiente en la inserción y transmisión de luz en un sistema Ef. Para lo anterior se utilizó una máquina de pulido Strasbaugh (modelo 6DAD-DC) que realiza la rotación, un movimiento traslacional y ejerce presión con una almohadilla de pulido de poliuretano de alta densidad sobre la muestra. Para lograr un efecto abrasivo durante el movimiento se introduce una lechada de pulido formada por nanopartículas abrasivas de óxido de Cerio u óxido de Aluminio disueltas en isopropanol.

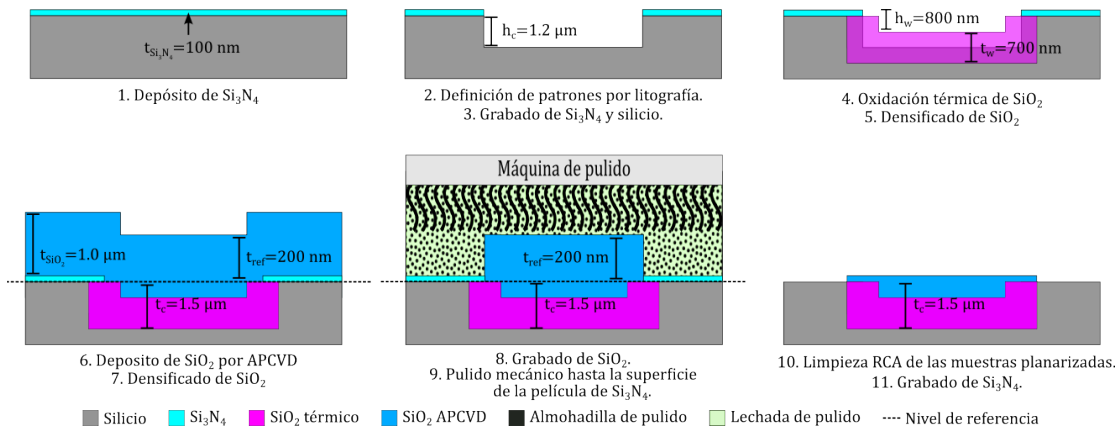
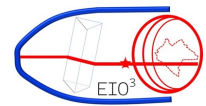


Figura 5. Diagrama esquemático del proceso de fabricación empleado para la creación, el llenado con SiO_2 de una cavidad de Si (Interian, 2024) y planarización mediante un pulido mecánico fino para obtener el recubrimiento inferior de una guía de onda integrada en un sistema Ef.

3.2 Resultados del llenado de cavidades en Si y método de planarización.

Las cavidades fabricadas para albergar al recubrimiento inferior de la guía de onda de un sistema Ef fueron obtenidas al remover, mediante un grabado húmedo con KOH, $1.2 \mu\text{m}$ del Si expuesto en las ventanas de la capa de Si_3N_4 (ver paso 2 de Fig. 5). Después, las cavidades fabricadas fueron parcialmente llenadas con 700 nm de SiO_2 por medio de una oxidación térmica en un ambiente de vapor de agua, conocida como una oxidación húmeda. En este proceso el SiO_2 crece a partir del Si del sustrato, lo que causa un aumento de la profundidad de las cavidades, en nuestro caso de $1.2 \mu\text{m}$ a $1.5 \mu\text{m}$ (ver paso 4 en Figura 5). En trabajos previos se ha estudiado por simulaciones el espesor mínimo que debe tener el recubrimiento inferior de la guía de onda en el sistema Ef para evitar pérdidas hacia el sustrato de Si. Aquella medida corresponde a $1.5 \mu\text{m}$ de profundidad de la cavidad, misma que, después de la oxidación húmeda, se encuentra cubierta por una capa uniforme de 700 nm de SiO_2 térmico. Sin embargo, el proceso anterior introduce un efecto conocido como “pico de pájaro” en la interfaz Si/ SiO_2 / Si_3N_4 , provocado por las tensiones generadas debido a la diferencia en los coeficientes de expansión térmica de estos materiales (Campbell, 2008). Este “pico de pájaro” resulta en un primer desnivel que rompe con la planaridad de la superficie del recubrimiento inferior. Finalmente, el llenado de las cavidades se completó al depositar $1 \mu\text{m}$ de SiO_2 por APCVD y para mejorar la calidad de los SiO_2 depositados se sometieron las muestras a un recocido térmico, lo que fomentó la reordenación atómica dentro del SiO_2 logrando así la reducción de defectos como vacancias o impurezas atrapadas. Posteriormente se tomaron imágenes de microscopía electrónica de barrido (SEM) para evaluar el llenado adecuado de las cavidades. En la Fig. 6 se muestra una imagen SEM de una cavidad rellena de SiO_2 donde se observan desniveles altos y bajos indicados a partir de una línea imaginaria que utilizamos como referencia para indicar el nivel hasta donde se busca aplanar la superficie mediante la planarización.

Recordemos que es necesario remover los desniveles mencionados para lograr fabricar una guía de onda plana y promover una inyección eficiente de la luz en el sistema Ef. Con ese fin implementamos la secuencia de planarización del recubrimiento inferior de la guía de onda esquematizada a partir del paso 8 de la Fig. 5. Se comenzó enmascarando las superficies de las cavidades usando litografía y con un grabado húmedo se removieron los desniveles altos. Con este paso se redujeron las dimensiones del SiO_2 a pulir y, por tanto, disminuyeron los tiempos de operación del pulido mecánico. El pulido mecánico es un proceso capaz de desbastar los desniveles de una superficie a través de las interacciones físicas que existen entre la muestra y los tres elementos que lo conforman: la máquina de pulido, la almohadilla de pulido y la lechada de pulido. Para lograr un proceso óptimo estudiamos la influencia de estos tres elementos en los resultados de la planarización y encontramos lo siguiente: La máquina de pulido regula dos parámetros, la presión ejercida sobre la oblea y la velocidad relativa de rotación entre la muestra y el soporte de la máquina. A mayor presión o velocidad, mayor será la razón de pulido. Por su parte, la almohadilla de pulido juega un papel importante según su dureza. Las almohadillas más duras permiten una planarización más global, mientras que las más blandas aseguran un mayor contacto con la superficie de la muestra. Asimismo, son las encargadas de retener



y distribuir uniformemente la lechada de pulido durante el proceso. La lechada de pulido es una suspensión coloidal con partículas abrasivas de tamaños y formas específicas y encontramos que, la razón de pulido incrementa con el tamaño de las partículas y su concentración en la lechada.

La planaridad de la superficie del recubrimiento inferior depende en gran medida de las condiciones y parámetros utilizados durante la planarización. En este estudio, las condiciones óptimas que encontramos incluyeron el uso de almohadillas de poliuretano de alta densidad y lechadas de pulido compuestas de isopropanol con partículas de óxido de Aluminio. Las razones de pulido obtenidas fueron de aproximadamente 50 nm/min para el SiO₂ y 15 nm/min para el Si₃N₄. Utilizando estas condiciones se lograron pulir satisfactoriamente todos los desniveles que presentaban las muestras, como se puede apreciar en la Figura 6 (derecha). Como resultado de todo el proceso, se logró obtener un recubrimiento inferior de la guía de onda completamente planarizado, listo para su integración en el sistema Ef.

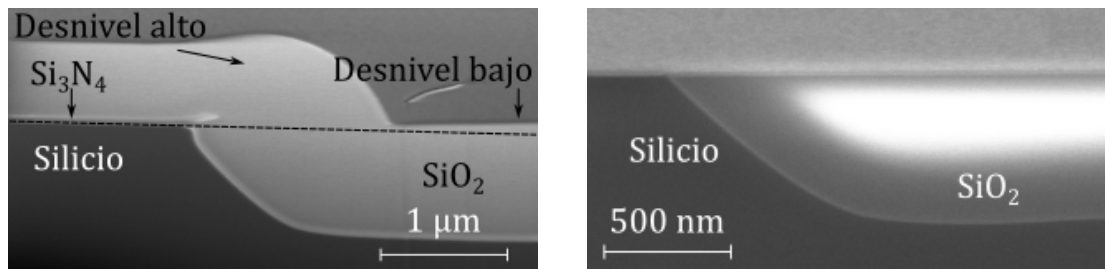


Figura 6. Imágenes SEM de los resultados experimentales del llenado de las cavidades con SiO₂ (izquierda) y de la planarización del recubrimiento inferior de la guía de onda para un sistema Ef (derecha). La línea punteada indica el nivel de referencia de la planaridad buscada.

Conclusiones.

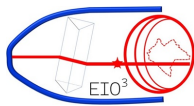
Los resultados presentados en este trabajo ayudan a demostrar que la integración monolítica de elementos fotónicos en obleas de silicio, utilizando materiales y técnicas compatibles con la tecnología de fabricación de circuitos microelectrónicos, es viable para integrarlos en circuitos convencionales. Se muestran avances en la superación de algunos de los desafíos más importantes, como la reducción de los voltajes necesarios para la emisión de luz en fuentes basadas en silicio y la optimización de la planarización en los procesos de fabricación de las guías de onda, esenciales para minimizar las pérdidas de señal.

Las estrategias de reducción del voltaje de encendido permitieron operar emisores de luz integrados con la aplicación de campos tan bajos como 2.1 MV/cm, lo que habilita el diseño de dispositivos con voltajes de encendido entre 5 V y 15 V, valores perfectamente manejables en circuitos integrados. Además, los resultados indican que es factible emplear técnicas de bajo costo para fabricar elementos necesarios para la adecuada transmisión de la luz generada, gracias a la obtención de una superficie planar sin desniveles significativos, lo que facilita la integración del recubrimiento inferior de una guía de onda en el mismo plano en el que se fabrican los emisores de luz.

Estos dos avances representan pasos importantes hacia el desarrollo de una tecnología viable y de bajo costo para la integración monolítica de sistemas capaces de trabajar simultáneamente con luz y electrones, todo ello en un mismo sustrato de silicio y mediante un único proceso de fabricación.

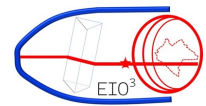
Créditos.

Los autores agradecen al CONAHCYT por la beca de maestría otorgada.



Referencias bibliográficas.

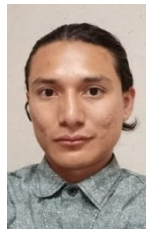
- Alarcón-Salazar, J., Vásquez-Agustín, M. A., Quiroga-González, E., Zaldívar-Huerta, I. E., & Aceves-Mijares, M. (2018).** *Comparison of light emitting capacitors with textured and polished silicon substrates towards the understanding of the emission mechanisms.* Journal of Luminescence, 203(June), 646–654. <https://doi.org/10.1016/j.jlumin.2018.06.060>
- Alarcón-Salazar, J., Zaldívar-Huerta, I. E., Morales-Sánchez, A., Domínguez, C., Pedraza-Chávez, J., & Aceves-Mijares, M. (2017).** *Enhancing emission and conduction of light emitting capacitors by multilayered structures of silicon rich oxide.* Sensors and Actuators, A: Physical, 265, 306–312. <https://doi.org/10.1016/j.sna.2017.08.047>
- Campbell, S. A. . (2008).** *Fabrication engineering at the micro and nanoscale.* Oxford University Press.
- Fernández, A. A. G., Mijares, M. A., Sánchez, A. M., & Leyva, K. M. (2010).** *Intense whole area electroluminescence from low pressure chemical vapor deposition-silicon-rich oxide based light emitting capacitors.* Journal of Applied Physics, 108(4). <https://doi.org/10.1063/1.3465335>
- González-Fernández, A. A., Aceves-Mijares, M., Pérez-Díaz, O., Hernández-Betanzos, J., & Domínguez, C. (2021).** *Embedded silicon nanoparticles as enabler of a novel cmos-compatible fully integrated silicon photonics platform.* Crystals, 11(6). <https://doi.org/10.3390/cryst11060630>
- González-Fernández, A. A., Hernández-Montero, W. W., Hernández-Betanzos, J., Domínguez, C., & Aceves-Mijares, M. (2019).** *Refractive index sensing using a Si-based light source embedded in a fully integrated monolithic transceiver.* AIP Advances, 9(12). <https://doi.org/10.1063/1.5130780>
- González-Fernández, A. A., Juvert, J., Aceves-Mijares, M., & Domínguez, C. (2016).** *Monolithic Integration of a Silicon-Based Photonic Transceiver in a CMOS Process.* IEEE Photonics Journal, 8(1). <https://doi.org/10.1109/JPHOT.2015.2505144>
- Gonzalez-Fernandez, A. A., Juvert, J., Aceves-Mijares, M., Llobera, A., & Dominguez, C. (2013).** *Influence by layer structure on the output EL of CMOS compatible silicon-based light emitters.* IEEE Transactions on Electron Devices, 60(6), 1971–1974. <https://doi.org/10.1109/TED.2013.2258158>
- Interian, J. E. Z. (2024).** *Planarización del recubrimiento inferior de una guía de onda planar sobre un sustrato de silicio.* Instituto Nacional de Astrofísica, Óptica y Electrónica.
- Pérez-Díaz, O., Estrada-Wiese, D., Aceves-Mijares, M., & González-Fernández, A. A. (2023).** *Functionalization of a Fully Integrated Electrophotonic Silicon Circuit for Biotin Sensing.* Biosensors, 13(3). <https://doi.org/10.3390/bios13030399>
- Pérez-Díaz, O., González-Fernández, A. A., & Aceves-Mijares, M. (2022).** *Study of silicon rich oxide light emitter capacitors using textured substrates by metal assisted chemical etching.* Journal of Luminescence, 250. <https://doi.org/10.1016/j.jlumin.2022.119054>
- Tang, Y., Luo, Q., Chen, Y., & Xu, K. (2023).** *All-Silicon Photoelectric Biosensor on Chip Based on Silicon Nitride Waveguide with Low Loss.* Nanomaterials, 13(5). <https://doi.org/10.3390/nano13050914>
- Zhu, F., Xu, P., & Zong, J. (2023).** *Moore's Law: The potential, limits, and breakthroughs.* Applied and Computational Engineering, 10(1), 307–315. <https://doi.org/10.54254/2755-2721/10/20230038>



Biografía de los investigadores.



La **Dra. Denise Estrada Wiese** es licenciada en Ciencias (Física) por la Universidad Autónoma del Estado de Morelos; maestra en Ciencias (Física) por la Universidad Nacional Autónoma de México y Doctora en Ciencias (Física) por la Universidad Autónoma del Estado de Morelos. Realizó un postdoctorado en el Instituto de Materiales de Barcelona en España donde trabajó en el diseño y fabricación de estructuras fotónicas 1-D. Posteriormente se incorporó como investigadora en el Instituto de Microelectrónica de Barcelona para desarrollar microgeneradores termoelectricos basados en Silicio. Desde 2021 es Investigadora Titular A en la Coordinación de Electrónica del Instituto Nacional de Astrofísica, Óptica y Electrónica enfocando su investigación en el desarrollo de dispositivos fotónicos basados en silicio para aplicaciones en sistemas electrofotónicos. Pertenece al Sistema Nacional de Investigadores Nivel 1 del Consejo Nacional de Humanidades, Ciencia y Tecnología (CONAHCyT).



El **Mtro. Jomahi Enrique Zamudio Interian** obtuvo su título de Ingeniero en el Instituto Tecnológico de Ciudad Guzmán, México, en 2021. Posteriormente, continuó su formación académica en el Instituto Nacional de Astrofísica, Óptica y Electrónica (INAOE), donde completó su maestría en 2024. Actualmente, es candidato a doctor en la misma institución. Su investigación se enfoca en la integración de la electrónica y la fotónica, contribuyendo al desarrollo de dispositivos de vanguardia basados en estructuras fotónicas de silicio, con aplicaciones innovadoras en sistemas electrofotónicos.



El **Dr. Alfredo González Fernández** es licenciado en Ciencias de la Electrónica por la Universidad Autónoma de Puebla; Maestro en Ciencias con especialidad en Microelectrónica en el Instituto Nacional de Astrofísica, Óptica y Electrónica (INAOE); y Doctor en Nanociencias por la Universidad de Barcelona. Trabajó como investigador en el Instituto de Microelectrónica de Barcelona, España; fue Investigador Asociado en el grupo de Nanofotónica de la Universidad de Saint Andrews, Escocia; ha sido Marie Curie Fellow de la Unión Europea, y pertenece al padrón de expertos del área de Micro y Nanociencias y Tecnologías de la Comisión Europea. Actualmente desarrolla sus labores de investigación en el INAOE, México, siendo Investigador Nacional Nivel 2 del Consejo Nacional de Humanidades, Ciencia y Tecnología (CONAHCyT) del mismo país. Sus principales líneas de interés se relacionan con las micro y nanotecnologías para la integración de fotónica y electrónica en plataformas de silicio, con particular énfasis en aplicaciones de sensado y biosensado.